

ПРОГРАММИРУЕМАЯ ЛОГИЧЕСКАЯ ИНТЕГРАЛЬНАЯ СХЕМА K5591XC1Я



ПЛИС K5591XC1Я разработана для телекоммуникационного оборудования, комплексов управления и других высокотехнологичных устройств, где требуется выполнение высокопроизводительных вычислений, обработка сигналов, а также устройств, предназначенных для автоматизации технологических процессов.

Благодаря большой логической емкости, встроенным умножителям и наличию блоков памяти в сочетании с компактным корпусом, применение ПЛИС позволяет значительно сократить используемое место на печатной плате, уменьшить массу и габариты аппаратуры.

Основные характеристики ПЛИС

Параметр	ПЛИС
Количество логических элементов ¹⁾	73 920
Объем встроенной памяти, Кбит	4 158
Количество умножителей 18×18	198
Количество встроенных блоков ФАПЧ	6
Выводов, программируемых пользователем	286 ²⁾
Напряжение питания ядра, В	1,2 ± 5 %
Напряжение питания периферии, В	2,5 ± 5% или 1,8 ± 5%
Рабочий диапазон температур	от -40 до +85 °С

¹⁾ Логический элемент состоит из 4-входового LUT, цепей ускоренного переноса, триггера и схем его управления.

²⁾ Включает 12 глобальных тактовых входов.



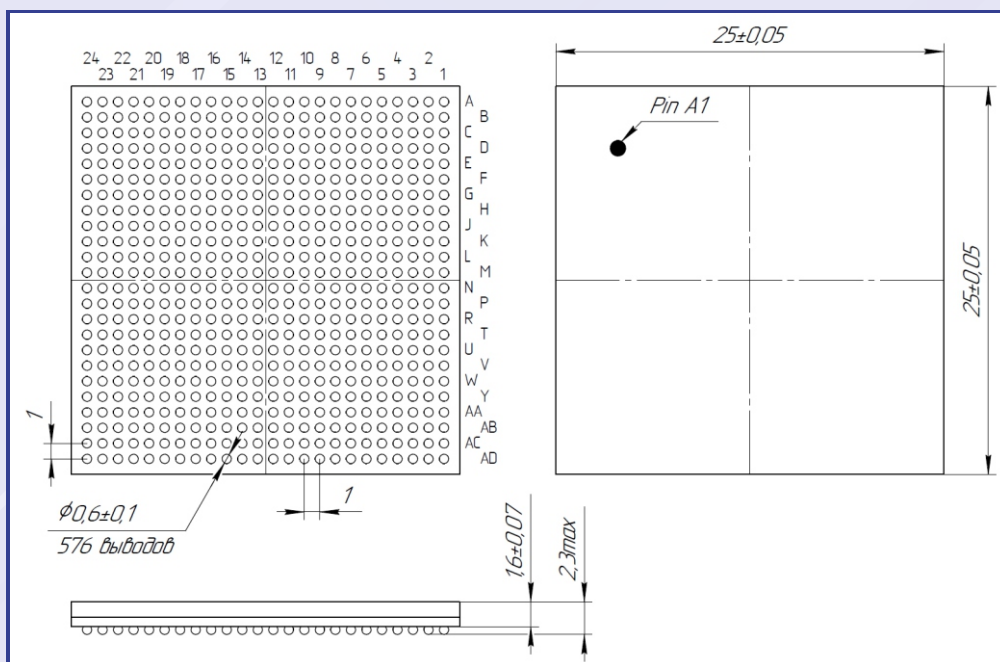
Особенности ПЛИС К5591ХС1Я

- толерантность к уровню входных сигналов 3,3 В;
- поддержка элементами ввода-вывода следующих стандартов
- 2,5-V LVTTL/LVCMOS, 4, 8, 12, 16 мА
 - 1,8-V LVTTL, 2, 4, 6, 8, 10, 12, 16 мА;
 - LVDS;
 - SSTL-18 Class I, II;
 - SSTL-2 Class I, II;
 - поддержка режимов Pull-Up/Pull-Down и Bus-Hold;
 - наличие JTAG порта;
 - наличие Download порта, поддерживающего режимы последовательной и параллельной загрузки конфигурации;
 - наличие программируемого режима циклической перезаписи конфигурационной памяти (SCRUBBING);
 - наличие программируемого режима верификации конфигурационной памяти без выхода из рабочего состояния (VERIFICATION);
 - поддержка инструментов внутрисхемной отладки.

Ожидаемые динамические характеристики ПЛИС

- максимальная тактовая частота функционирования шестнадцатиразрядного счетчика в диапазоне напряжений питания ядра и температур окружающей среды – не менее 240 МГц;
- максимальная тактовая частота функционирования умножителя 18×18 в диапазоне напряжений питания ядра и температур окружающей среды – не менее 320 МГц;
- максимальная тактовая частота функционирования синхронной памяти с одним портом записи и одним портом чтения в конфигурации 512×18 simple dual-port в диапазоне напряжений питания ядра и температур окружающей среды в режиме чтения не менее 200 МГц, в режиме записи – не менее 100 МГц.

Металлополимерный корпус 8139.576-1К



ПЛИС будет поставляться с установленными шариковыми выводами на плоскости основания. Материал шариковых выводов микросхем – Sn63Pb37, диаметр 600мкм.

ПЛИС К5591ХС1Я категории качества «ОТК» разработана как аналог микросхемы 5591ТС018 и совместима с ней «pin-to-pin».